

文档编号: AN_031

上海东软载波微电子有限公司

应用笔记

HR7P195

修订历史

版本	修订日期	修改概要
V1.0	2012-07-19	初版
V1.1	2012-09-28	增强说明 1.4 节外部按键中断描述 增加 1.9 节 T16G 定时/计数器仿真描述
V1.2	2013-6-4	增加 1.10 节 ADC 通道选择
V1.3	2013-8-15	增加 DEMO 例程章节
V1.4	2014-11-19	修改应用笔记号，增加程序存储器访问程序模块
V1.5	2015-05-18	修改程序存储器读程序模块例程
V1.6	2015-07-28	统一修改公司名称、logo 及网址等
V1.7	2018-1-17	删除程序模块代码。
V1.8	2019-03-26	1. 变更 Logo 2. 修改 GIE_GIEH 和 PEIE_GIEL 位处理说明

地 址：中国上海市龙漕路 299 号天华信息科技园 2A 楼 5 层

邮 编：200235

E-mail: support@essemi.com

电 话：+86-21-60910333

传 真：+86-21-60914991

网 址：<http://www.essemi.com/>

版权所有©

上海东软载波微电子有限公司

本资料内容为上海东软载波微电子有限公司在现有数据资料基础上慎重且力求准确无误编制而成，本资料中所记载的实例以正确的使用方法和标准操作为前提，使用方在应用该等实例时请充分考虑外部诸条件，上海东软载波微电子有限公司不担保或确认该等实例在使用方的适用性、适当性或完整性，上海东软载波微电子有限公司亦不对使用方因使用本资料所有内容而可能或已经带来的风险或后果承担任何法律责任。基于使本资料的内容更加完善等原因，上海东软载波微电子有限公司保留未经预告的修改权。使用方如需获得最新的产品信息，请随时用上述联系方式与上海东软载波微电子有限公司联系

目 录

内容目录

第 1 章	HR7P195 应用注意	4
1.1	内部振荡器	4
1.2	复位电路	4
1.2.1	内部复位	4
1.2.2	外部复位	4
1.3	振荡器复用功能	5
1.4	外部按键中断	5
1.4.1	外部按键中断的判别方法	5
1.4.2	外部按键端口的内部弱上拉	5
1.5	中断标志的清除	5
1.6	GIE_GIEH 位和 PEIE_GIEL 位处理	6
1.7	I/O 端口的位操作	7
1.8	芯片 Flash 页更新	7
1.9	T16G 定时/计数器仿真注意事项	7
1.10	ADC 通道选择	7
第 2 章	HR7P195 模块例程	9
2.1	T8N 程序模块	9
2.2	T8P1 程序模块	9
2.3	T16G 程序模块	10
2.4	PWM 程序模块（T8P1/2/3/4 的扩展模块）	10
2.5	ADC 程序模块	11
2.6	外部按键中断程序模块（禁止端口内部弱上拉）	11
2.7	外部按键中断程序模块（使能端口内部弱上拉）	12
2.8	程序存储器访问程序模块	12

第1章 HR7P195 应用注意

1.1 内部振荡器

HR7P195 芯片在出厂时已做好内部振荡器的校准，校准精度 $16\text{MHz} \pm 2\% @ 25^\circ\text{C}$ ($V_{DD} = 3.0\text{V} \sim 5.5\text{V}$)。

如果用户选择芯片内部振荡器作为系统时钟源，在芯片上电复位完成后，芯片无需通过指令读取校准值，并赋值到校准寄存器 CALR 来做校准。芯片内部电路会自动把校准值加载到校准寄存器 CALR，完成校准操作。因此 CALR 寄存器不需要通过软件进行赋值。并且在用户程序中，需避免修改该寄存器，以免覆盖芯片默认的时钟校准值。

1.2 复位电路

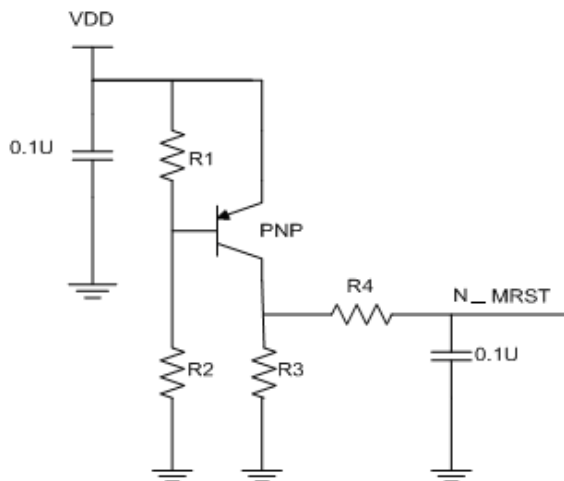
1.2.1 内部复位

用户应避免把 N_MRST 引脚直接连接到 VDD 上。

用户可以在 N_MRST 引脚上通过 10KOhms 电阻上拉到 VDD 的方式连接。

1.2.2 外部复位

我们建议用户使用具有低电压检测功能的复位芯片作为外部复位电路。当系统有低成本的要求时，用户也可以采用以下电路替代电压检测芯片。



电压检测原理：当 VDD 电压下降，导致 R1 两端电压 $< 0.7\text{V}$ 时，PNP 晶体管截止，N_MRST 引脚被 R3 电阻下拉至低电平，使芯片处于复位状态。

复位电压点应满足 $[R1/(R1+R2)] \times V_{DD} < 0.7\text{V}$ 这个条件，用户可以此进行复位电压和匹配电阻的计算。

举例：

选定 $R1=2\text{K}$, $R2=10\text{K}$, $R3=20\text{K}$, $R4=1\text{K}$ ，复位电压应满足：

$[2\text{K}/(2\text{K}+10\text{K})] \times V_{DD} < 0.7\text{V}$ ，通过计算可以得到，当 $V_{DD} < 4.2\text{V}$ 时，PNP 晶体管处于截止

状态，N_MRST 被拉至低电平，可保证芯片处于复位状态。

1.3 振荡器复用功能

当用户使用芯片的内部振荡器模式，且 CLKOUT 不输出 (INTOSCIO) 时，芯片的 PA6 和 PA7 引脚可复用为 T16G 振荡器使用。在此模式下，用户需要将 T16G 模块有效 (T16GEN=1)，设置为 T16G 振荡器模式 (T16GOSCEN=1)，同时将相应的引脚 PA6 和 PA7 设置为输入模式。

当芯片被配置为使用外部振荡器时，与外部振荡器引脚复用的 I/O 端口 (PA7, PA6) 禁止使能内部弱上拉功能，即特殊功能寄存器 N_PAPU 的 bit7 和 bit6 位必须被置为 1，否则可能影响外部振荡器的振荡性能。

1.4 外部按键中断

1.4.1 外部按键中断的判别方法

用户在使用外部按键中断功能时，在中断程序中清除中断标志位前，必须对所有使能的外部按键输入端口进行一次读/写操作，使比较参考电平与当前输入电平保持一致，否则标志位无法被清除。

1.4.2 外部按键端口的内部弱上拉

当 PB4~PB7 作为按键输入时，在使能片内弱上拉功能后，如果在输入端口电平变化的速度过慢，会引起外部按键中断死锁现象。即当产生一次中断，程序读取 PB 端口值，然后清除中断标志后，PB 端口电平再次变化时，芯片无法产生中断，中断标志也不会被置位。

实际应用中，用户应避免外部按键中断和内部弱上拉功能的同时启用。当用户必须同时使用外部按键中断和端口内部弱上拉功能时，以下方法可以避免外部按键中断的死锁：

- 在进入电平变化中断后禁止 KIE(电平变化中断使能位)，但不清除中断标志 KIF。
- 在中断程序中设立“延时消抖标志”Tdelay_f (用户自定义标志) 并将其置“1”，设立“延时寄存器”Tdelay_r (用户自定义变量) 并将其清“0”，退出中断服务程序。
- 使用定时器中断对“Tdelay_r 计数，当延时时间>600us (按定时器时间而定) 后将 Tdelay_f 清“0”，KIF 清“0”，使能 KIE (置“1”)
- 至此完成了一次电平变化中断。

如果按键输入端口的电平变化较快 (变化时间≤600us)，则建议用户禁止端口内部弱上拉功能。

注 1: 参考章节 2.7 的模块例程，采用 T8P1 实现 200us 定时中断，对 Tdelay_r 计数

1.5 中断标志的清除

用户在使能中断前需先清除相应的中断标志，避免中断的误触发。

除只读的中断标志 (由硬件清除) 外，其余的中断标志必须通过软件清除。

为避免中断的发生与中断标志清除操作冲突时，清除中断标志不成功，建议用户在进行中断标志清除操作后，对中断标志清除成功与否进行软件判断。如果操作不成功则再次进行中断标志清除操作，直到中断标志清除成功为止。用户也可以连续执行两次中断标志清除操作达到相同目的。

中断标志清除程序示例：

中断标志清除方法一：

```

.....
BCC      INTC0,T8NIF      ; 清除 T8N 中断标志
JBC      INTC0,T8NIF      ; 判断 T8N 中断标志清除是否成功?
GOTO     $-2              ; T8N 中断标志清除不成功则重复进行
.....

```

中断标志清除方法二:

```

.....
BCC      INTC0,T8NIF      ; 清除 T8N 中断标志
BCC      INTC0,T8NIF      ; 再次清除 T8N 中断标志
.....

```

1.6 GIE_GIEH位和PEIE_GIEL位处理

用户通过软件对中断使能位 GIE_GIEH 或 PEIE_GIEL 进行写零操作的时刻，如果同时发生了中断响应，则芯片会优先响应中断，本次软件写零操作无效。为确保对中断使能位 GIE_GIEH 和 PEIE_GIEL 的软件写零操作成功，推荐的实现方式如下：

```

while(GIE_GIEH == 1)
{
    GIE_GIEH = 0;
}
while(PEIE_GIEL == 1)          //仅使用了向量中断才需要此语句
{
    PEIE_GIEL = 0;
}
.....
PEIE_GIEL = 1;                //仅使用了向量中断才需要此语句
GIE_GIEH = 1;

```

用户在对 GIE_GIEH 和 PEIE_GIEL 的操作中，一定要严格按照上面例程的顺序进行。

1.7 I/O端口的位操作

当执行以端口寄存器为目标的操作时，芯片实际执行读-修改-写过程，即先读取该组全部 I/O 端口的电平，修改后再写回端口寄存器。位操作也执行读-修改-写过程，因此对某一 I/O 端口的位操作有可能影响同组其它 I/O 端口的输出电平。

举例：当位操作指令的目标为一个 I/O 端口时，芯片先读取该组全部 I/O 端口的电平（不是读输出寄存器的电平），修改相应的位后再写入该组全部 I/O 端口的输出寄存器。当该组其它 I/O 端口被设定为输入状态或复用为外设功能时，这些 I/O 端口的电平状态与对应的输出寄存器值并不保持一致。当对某一 I/O 端口进行位操作时，因为芯片实际执行了同组全部 I/O 端口的读-修改-写操作，同组其它 I/O 的输出寄存器值是由读操作时当前 I/O 端口的电平决定的。

我们建议用户在对 I/O 端口的复用功能切换时，充分考虑当前 I/O 端口的输出寄存器值是否被误修改，并判断是否需要重新对这些 I/O 端口进行初始化赋值。

1.8 芯片Flash页更新

本芯片的 Flash 页更新功能被设计用于程序的在系统更新。如果用户把该功能用作非易失性存储器使用的话，需要注意在 Flash 的页写入和擦除阶段，芯片处于暂停状态，不会执行任何指令并响应任何中断。用户在把芯片应用于实时控制系统时，请慎重使用该功能。

同时，由于芯片的页擦除时间约为 $22\text{ms} \pm 8\%$ ，如果用户打开了 WDT 功能（WDT 使用独立的振荡器，仍然继续工作）并且 WDT 的溢出时间小于页擦除时间的话，由于芯片在 Flash 的页擦除阶段处于暂停状态，无法执行 CLRWDT 指令，会导致 WDT 计数器溢出产生复位，使芯片始终工作在复位状态。

由于 HR7P195 芯片的 WDT，在时钟源预分频比为 1:1 时，最大溢出时间约为 16ms，小于芯片页擦除时间，因此用户在使用页更新功能且打开 WDT 功能时，必须将预分频器分配给 WDT 寄存器，并确保使用预分频器后的 WDT 溢出时间大于芯片的页擦除时间。

用户可以使用芯片的其它定时器作为程序的时基，如果设计中只能使用 T8N 定时器作为程序时基的话，建议用户通过软件的方式延长定时时间。

芯片 Flash 页更新功能的详细操作请参见数据手册 3.1.3 章节。

1.9 T16G定时/计数器仿真注意事项

芯片的 T16GH 和 T16GL 寄存器同时受内置调试模块的控制，在芯片在线调试时，用户应避免在包含有 T16GH 和 T16GL 寄存器操作的指令处设置断点或单步运行。

1.10 ADC通道选择

HR7P195 芯片内置 12 通道 10 位 ADC 模块，其中模拟通道 AIN4 和 AIN3，AIN2 和 AIN1，AIN0 和 AIN11，AIN10 和 AIN9 都采用了二选一模拟选择器进行模拟通道的扩展。用户在使用这些模拟通道时请注意参考《数据手册》5.2.6 章节特殊功能寄存器（ADCC0 和 ADCC1）的配置。

由于二选一模拟选择器在某些特定条件下存在相互串扰问题，因此建议在使用以下引脚作为模拟输入时，用户应该避免把与其同组（共用一个二选一模拟选择器）的引脚作为频率输入/输出功能（例如计数时钟输入、PWM 输出、或通信口等）使用，以免影响正常的 ADC 采集准确性。有此类问题的引脚对应关系如下：

PA5 (AIN4) 与 PA3 (AIN3) 共用一个二选一模拟选择器

PA2 (AIN2) 与 PA1 (AIN1) 共用一个二选一模拟选择器

PA0 (AIN0) 与 PE4 (AIN11) 共用一个二选一模拟选择器

PE3 (AIN10) 与 PE2 (AIN9) 共用一个二选一模拟选择器

其它不采用二选一模拟选择器方式扩展的通道 (即 AIN5、AIN6、AIN7 和 AIN8) 没有这个问题。

第2章 HR7P195 模块例程

2.1 T8N程序模块

功能说明：

使用芯片的 T8N 定时器模块，在 PA2 端口输出一个周期为 4ms，占空比 50% 的方波。

设定 T8N 为定时器模式，定时时间为 2ms。在 T8N 定时中断服务程序中取反 PA2 端口电平，实现 50% 占空比，4ms 周期的方波输出。

芯片使用 4MHz 系统时钟，则对应的指令周期为 1us。将预分频器分配给 T8N 定时器，分频比为 1: 8。T8N 的初始计数计算公式应为：

$$2\text{ms}/1\mu\text{s} = (255 - \text{T8N} + 1) \times 8 \text{ (预分频比)}, \text{ 计算得到 } \text{T8N} = 6(0x06)。$$

实现步骤：

- 1、初始化系统和端口
- 2、初始化 T8N 定时器
- 3、使能 T8NIE，GIE 中断
- 4、中断服务程序。判断中断标志，确定是 T8N 中断后则清除 T8NIF 标志位
- 5、执行 PA2 端口取反输出，并重新向 T8N 寄存器赋初值

2.2 T8P1 程序模块

功能说明：

使用芯片的 T8P1（对 T8P2/3/4 请参考芯片数据手册进行设定，以下不再赘述）定时器模块，在 PA2 端口输出一个高低电平各为 2ms 的方波（周期 4ms，占空比 50%）。

设定 T8P1 为定时器模式，定时时间为 2ms。在 T8P1 定时中断服务程序中，取反 PA2 端口输出电平，实现 2ms 宽度高低电平的输出。

芯片使用 4MHz 系统时钟，则对应的 T8P1 定时器时钟源周期为 1us。T8P1 的预分频采用 1: 4，后分频采用 1: 5。T8P1 采用递增计数，当 T8P1 的计数值达到周期寄存器 T8P1P 的设定值，且满足后分频器的设定值后，可以产生中断（中断使能条件下）。T8P1P 寄存器值的计算公式应为：

$$2\text{ms}/1\mu\text{s} = (\text{T8P1P} + 1) \times 4 \text{ (预分频比)} \times 5 \text{ (后分频比)}, \text{ 计算得到 } \text{T8P1P} = 99(0x63)。$$

实现步骤：

- 1、初始化系统和端口
- 2、初始化 T8P1 定时器并对 T8P1P 赋初值
- 3、使能 T8P1，PEIE，GIE 中断
- 4、中断服务程序。判断中断标志，确定是 T8P1 中断后则清除 T8P1F 标志位
- 5、执行 PA2 端口取反输出

2.3 T16G程序模块

功能说明:

使用芯片的 T16G 定时器，在 PA2 端口输出一个高低电平各为 4ms 的方波（周期 8ms，占空比 50%）。

设定 T16G 为定时器模式，定时时间为 4ms。在 T16G 定时中断服务程序中取反 PA2 端口电平，实现 50% 占空比，8ms 周期的方波输出。

芯片使用 4MHz 系统时钟，则对应的 T16G 定时器时钟源周期为 1us。T16G 预分频比设定为 1:4。T16G 的初始计数值的计算公式应为：

$4\text{ms}/1\mu\text{s} = (65535 - \text{T16G} + 1) \times 4$ （预分频比），计算得到 $\text{T16G} = 64536(0\text{xFC18})$ ，则 $\text{T16GH} = 0\text{xFC}$ ， $\text{T16GL} = 0\text{x18}$ 。

实现步骤:

- 1、初始化系统和端口
- 2、初始化 T16G 定时器
- 3、使能 T16G 中断，PEIE 中断和 GIE 中断
- 4、中断服务程序。判断中断标志，确定是 T16G 中断后则清除 T16GIF 标志位
- 5、执行 PA2 端口取反输出，并重新向 T16G 寄存器赋初值

2.4 PWM程序模块（T8P1/2/3/4 的扩展模块）

功能说明:

使用芯片的 T8P1（对 T8P2/3/4 请参考芯片数据手册进行设定，以下不再赘述）扩展模块 TE1，在 PC2（TE1PWM）端口实现频率为 2.5KHz（周期为 400us），占空比为 50% 的方波输出。

芯片使用 4MHz 系统时钟，则对应的 T8P1 定时器时钟源周期为 1us。T8P1 的预分频采用 1:4（后分频器无效），T8P1 周期寄存器 T8P1P 值的计算公式应为：

$400\mu\text{s} = (\text{T8P1P} + 1) \times 1\mu\text{s} \times 4$ （预分频比），计算得到 $\text{T8P1P} = 99(0\text{x63})$ 。

占空比寄存器值的计算公式应为：

$50\% = (\text{TE1L}:\text{TE1C}<5:4>) / 4(\text{T8P1P} + 1)$ ，计算得到 $\text{TE1L}:\text{TE1C}<5:4> = 200(11001000\text{b})$ ，采用 8 位分辨率，即 $\text{TE1L} = 0\text{x32}$ ， $\text{TE1C}<5:4> = 00\text{b}$ 。

实现步骤:

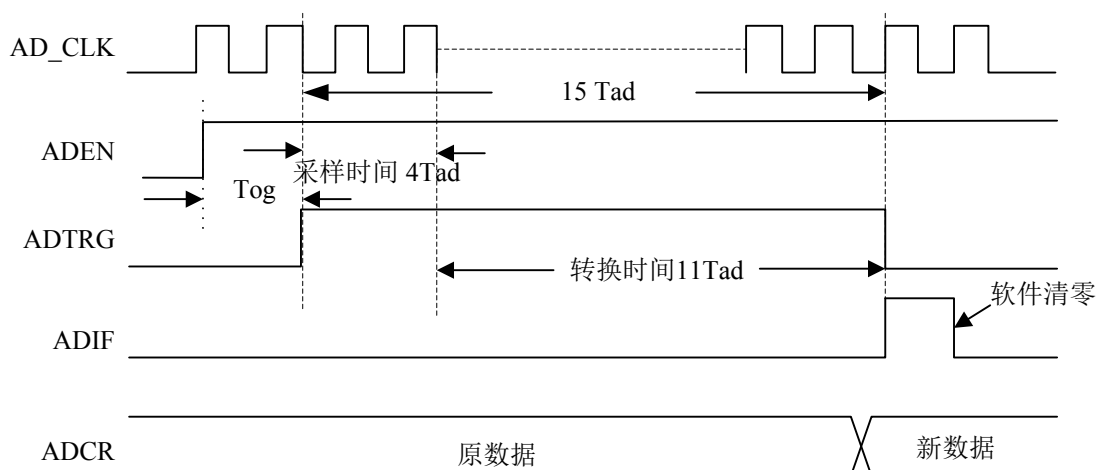
- 1、初始化系统和端口
- 2、初始化 T8P1 及其扩展模块，并对相应的寄存器赋值
- 3、使能 T8P1 的扩展模块 TE1 的 PWM 功能

2.5 ADC程序模块

功能说明:

使用 HR7P195 芯片的 ADC 模块,采用查询方式实现对 AN2 通道模拟输入电压的数字量转换。

HR7P195 最多支持 12 个通道模拟量输入,最大转换分辨率为 10bit。ADC 转换包括采样和转换两个过程,采样时间为 4 个 T_{ad} ,转换时间为 11 个 T_{ad} (见下图)。建议设定 T_{ad} 的时间 $\geq 1.6\mu s$ 。



注 1: T_{ad} 为 ADC 时钟周期;

注 2: T_{og} 为 A/D 转换使能--启动等待时间,必须大于等于 0。

实现步骤:

- 1、初始化系统和端口
- 2、初始化 ADC 模块并对相应的寄存器赋值
- 3、使能 ADC 模块,启动 A/D 转换
- 4、查询并等待 A/D 转换结束
- 5、保存 A/D 转换结果

2.6 外部按键中断程序模块（禁止端口内部弱上拉）

功能说明:

使用 HR7P195 的外部按键中断功能,对 KIN3 (PB7) 端口电平变化进行判别。在全局中断使能的条件下, KIN3 (PB7) 端口的电平变化会产生外部按键中断。

请参考本文章节 1.4 外部按键中断和章节 1.5 中断标志的清除 的内容,在清除中断标志前,必须对所有使能的外部按键输入端口进行一次访问操作,使比较参考电平与当前输入电平一致,否则标志位可能无法被清除。为保证中断标志被有效清除,请连续清除两次。

实现步骤:

- 1、设置所有端口为数字端口，并将相应的外部按键中断端口设为输入口
- 2、使能外部按键中断端口，配置相应的控制寄存器
- 3、使能外部按键中断端口的内部弱上拉电阻
- 4、对 PB 端口访问操作一次，使比较参考电平和当前输入电平一致
- 5、清除相应的外部按键中断标志
- 6、使能全局中断
- 7、中断服务程序中，对使能的外部按键中断进行识别。完成后在清除中断标志前，对端口访问操作一次，使比较参考电平和当前输入电平一致

2.7 外部按键中断程序模块（使能端口内部弱上拉）

功能说明:

使用 HR7P195 的外部按键中断模块，打开外部按键端口的内部弱上拉功能，参照 1.4.2 章节的说明，确认发生外部按键中断后取反 PC0 端口的输出电平。

实现步骤:

- 1、 初始化系统和端口
- 2、 使能外部按键中断端口的内部弱上拉电阻
- 3、 初始化延时定时器 T8P1
- 4、 使能外部按键中断和总中断
- 5、 中断服务程序中，按照 1.4.2 章节的方式判别并清除外部按键中断标志

2.8 程序存储器访问程序模块

功能说明:

使用 HR7P195 的程序存储器访问功能，将 Flash 存储器的 Page30 的 128 个 Words 作为非易失性存储器使用。在 Flash 存储器的 0x0f00 地址写入/读出数值 0x5AA6（低 15 位有效）

当配置位 FREN=0 时，HR7P195 的程序存储器可以进行页擦除和单个字（15 位）的写入和读取的访问操作。HR7P195 的程序存储器分为 64/32 页，每页 128 个字（15 位）。如果某个地址已经被写入过数据，则改写该地址的数据前，需要预先对该地址所属的页进行页擦除操作。

关于 Flash 存储器的可靠性操作方法详见《AN062_应用笔记_MCU 片内非易失性存储器操作》。

实现步骤

- 1、 初始化系统和端口
- 2、 擦除指定页
- 3、 在指定页的指定地址写入数据
- 4、 读出指定页的指定地址的数据